

## 반도체 구리 배선공정에서 표면 전처리가 이후 구리 전해/무전해 전착 박막에 미치는 영향

임태호<sup>1\*</sup> · 김재정<sup>2\*</sup>

<sup>1</sup>승실대학교 공과대학 화학공학과, <sup>2</sup>서울대학교 공과대학 화학생물공학부

(2016년 10월 14일 접수 : 2016년 12월 1일 채택)

## Effect of Surface Pretreatment on Film Properties Deposited by Electro-/Electroless Deposition in Cu Interconnection

Taeho Lim<sup>1\*</sup> and Jae Jeong Kim<sup>2\*</sup>

<sup>1</sup>Department of chemical engineering, Soongsil University, Seoul 06978, Republic of Korea

<sup>2</sup>Department of chemical and biological engineering, Seoul National University, Seoul 08826, Republic of Korea

(Received October 14, 2016 : Accepted December 1, 2016)

### 초 록

본 연구에서는 구리 배선 공정에서 구리 씨앗층 표면에 형성되는 구리 자연산화물을 제거하는 표면 전처리가 후속 구리 전착에 미치는 영향을 살펴보았다. 구리 배선 공정의 화학적 기계적 연마 공정에서 사용하는 citric acid 기반의 용액을 구리 표면 전처리 과정에 적용하여 표면에 존재하는 구리 자연 산화물을 제거하였고, 용액 조성 변화를 통해 산화물 제거의 선택성을 높여 구리 씨앗층의 손실을 최소화하였다. 또한 표면 전처리 후 구리 전해 전착과 무전해 전착을 시도하여 전착한 박막의 비저항, 표면 거칠기 등의 성질을 비교하고, 이를 통해 선택적으로 구리 산화물을 제거한 이후에 전착된 박막의 비저항과 표면 거칠기가 가장 낮게 나타남을 확인하였다.

**Abstract :** This study investigated the effect of surface pretreatment, which removes native Cu oxides on Cu seed layer, on subsequent Cu electro-/electroless deposition in Cu interconnection. The native Cu oxides were removed by using citric acid-based solution frequently used in Cu chemical mechanical polishing process and the selective Cu oxide removal was successfully achieved by controlling the solution composition. The characterization of electro-/electrolessly deposited Cu films after the oxide removal was then performed in terms of film resistivity, surface roughness, etc. It was observed that the lowest film resistivity and surface roughness were obtained from the substrate whose native Cu oxides were selectively removed.

**Keywords :** Cu, Electrodeposition, Electroless, Oxide, Pretreatment

\*co-corresponding author

\*E-mail: taeholim@ssu.ac.kr, jjkimm@snu.ac.kr

## 1. 서 론

현대 산업적 요구에 따라 반도체 소자의 성능 향상을 위하여 반도체 소자의 고속화, 대용량화, 고집적화 기술은 꾸준히 발전하고 있다. 반도체의 고집적화는 전자신호 경로를 단축시켜 신호전달 속도를 향상시킬 수 있을 뿐만 아니라, 웨이퍼(wafer)당 생산 가능한 소자의 개수를 증가시켜 소자의 생산 단가를 절감할 수 있다. 소자의 신호 전달 속도에 영향을 주는 인자에는 크게 트랜지스터의 게이트 지연(gate delay)과 배선에서의 저항-축전량 지연(resistance-capacitance delay, RC delay)이 있는데, 소자의 집적화가 진행됨에 따라 게이트 지연에 비해 금속 배선의 저항과 절연체에 영향을 받는 저항-축전량 지연의 영향이 크게 증가하였다.<sup>1)</sup> 이에 다마신 공정(damascene process)의 도입과 함께 기존 배선 재료였던 알루미늄( $2.66 \mu\Omega\text{-cm}$ )을 비교적 비저항이 낮고 전기적 이동 저항(electromigration resistance)이 뛰어난 구리( $1.67 \mu\Omega\text{-cm}$ )로 대체하면서 반도체 소자의 성능과 신뢰성을 크게 향상시킬 수 있었다.

Cu 다마신 공정에서는 배선 방법으로 습식 공정인 전해 전착(electrodeposition) 또는 무전해 전착(electroless deposition)을 이용한다. 전해 전착은 외부에서 전기적 에너지를 가하여 수용액 상의 금속 이온을 기판 위에 석출시키는 방법이며, 무전해 전착은 외부의 전기적 에너지가 아닌 환원제의 산화 반응을 이용하여 금속 이온을 환원시키는 방법이다.<sup>2,3)</sup> 두 방법 모두 공정이 간단할 뿐만 아니라 유기 첨가제를 이용해 박막 성장을 제어할 수 있어 트렌치(trench) 및 비아(via)와 같은 3차원 반도체 배선 구조에 결함 없이 구리를 채우는 슈퍼필링(super-filling)이 용이하다.<sup>2,4)</sup> 전해 전착은 외부의 전기적 에너지의 전달을 통해 반응이 이루어지기 때문에 전도성을 가진 기판이 필수적이다. 이에 다마신 공정에서는 전해전착 전 기판 표면에 구리 씨앗층(seed layer)을 형성하며 주로 이는 물리기상증착법(physical vapor deposition, PVD)으로 이루어진다. 전 세계 반도체 기술 로드맵(International Technology Roadmap for Semiconductors, ITRS)에 따르면 10년 안에 구조의 크기가 10 nm 이하로 줄어들 것으로 예상되며, 구조 크기의 감소는 씨앗층의 두께 감소도 함께 동반한다.<sup>5)</sup> 구리 씨앗층은 공정상의 불연속성으로 공기중의 산소나 수분에 노출되어 그 표면에 구리 산화물이 형성되는데, 산화물은 이후 전해 전착 또는 무전해 전착에 부정적인 영향을 끼치는 것으로 알려져 있다. 하지만 심도 있는 관련 연구가 부재한 상황이다. 따라서 본 연구에서는 표면 산화물이 이후 전해 전착 및 무전해 전착에 미치는 영향을 파

악하고, 표면 전처리 최적화를 통해 산화물의 선택적 제거를 극대화하여 씨앗층의 손상을 최소화함으로써 전착되는 박막의 성질을 향상시켰다.

## 2. 실험 방법

구리 전착을 위한 기판으로는 PVD 방식으로 구리 씨앗층을 형성한 <Cu (80 nm) / Ta (10 nm) / TaN (15 nm) / Si> 구조의 블랭킷웨이퍼(blanket wafer)와 55 nm (종횡비 3.5) 크기의 트렌치로 이루어진 <Cu (27 nm) / Ta (6 nm) / TaN (15 nm) / Si> 구조의 패턴웨이퍼 (patterned wafer)를 사용하였다. 웨이퍼는 실험의 용이성을 위해  $1.5 \text{ cm} \times 1.5 \text{ cm}$ 의 크기로 절단하여 사용하였다.

구리 전착을 위한 전해액으로서 무전해 전착의 경우, 4 mM의  $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ 와 8 mM의 ethylenediaminetetraacetic acid (EDTA), 14 mM의 paraformaldehyde ( $(\text{HCHO})_n$ ), 70 mM의 KOH로 구성된 전해질을 이용하였고, 항온조를 이용해  $70^\circ\text{C}$ 에서 실험을 진행하였다. 전해 전착의 경우, 0.25 M의  $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ 와 1.0 M의  $\text{H}_2\text{SO}_4$ 로 구성된 용액을 사용하였으며 1 mM의 NaCl과 88  $\mu\text{M}$ 의 poly(ethylene glycol) (PEG, Mw. 3400), 50  $\mu\text{M}$ 의 bis(3-sulfopropyl) disulfide (SPS)의 유기 첨가제를 추가로 첨가하였다. 전해전착에서는 상온에서 PAR 263A potentiostat (Princeton Applied Research)을 통해 전압을 인가해 주었으며, 기준 전극으로는 saturated calomel electrode (SCE)를, 반대 전극으로 구리 막대를 이용하였다. 전착 시 인가한 전압은 SCE 기준  $-200 \text{ mV}$ 이며, 총 전하량은  $54 \text{ mC/cm}^2$ 으로 전착두께는 약 20 nm이다. 구리 전착 전 기판의 표면 구리 산화물을 제거하기 위해서는 citric acid 기반의 용액을 이용하였다. 0.02 M의 citric acid (CA)와 0.4 mL/L  $\text{H}_2\text{O}_2$ , 그리고 용액의 pH는 KOH로 4.5를 유지하였으며, 실험은 2분간 상온에서 진행하였다.

전착된 구리 박막의 물리적 특성을 분석하기 위하여 표면, 단면 형상을 Field Emission Scanning Electron Microscopy (FE-SEM, JSM-6330F, JEOL)를 이용하여 관찰하였으며, 박막의 면저항은 4-point probe (CMT-SR 1000 N)으로 측정하였다. 또한 Atomic Force Microscopy (AFM, XE-150, Park systems)를 이용하여 표면 형상과 거칠기 변화를 관찰하였다.

## 3. 결과 및 고찰

구리 전착 전 구리 산화막을 제거하는 데 사용한

표면 전처리 용액은 반도체 배선 공정에서의 화학적 기계적 연마 (Chemical Mechanical Polishing, CMP) 공정에서 사용되는 CA와  $H_2O_2$ 를 이용하였다. 화학적 기계적 연마에서 CA는  $H_2O_2$ 와 반응해 산화된 구리 산화물과 착화물을 형성하여 표면에서 구리 산화물을 제거하는 역할을 한다.<sup>6)</sup> Fig. 1은 구리 산화막 제거 전, CA와  $H_2O_2$  조합의 용액으로 구리 산화물을 제거한 후, 또는 CA 용액으로만 구리 산화막을 제거한 후의 구리 씨앗층의 상대적인 면저항 변화를 측정한 결과이다. 박막의 비저항은 박막의 결정 입도(grain size), 박막의 두께, 표면 거칠기, 불순물 등에 영향을 받는다.<sup>7)</sup> 결정 입도가 작을수록, 박막의 두께가 얇을수록, 표면 거칠기가 클수록, 그리고 박막 내 불순물 함량이 클수록 박막의 비저항이 증가하며, 이는 면저항을 측정함으로써 간접적으로 확인할 수 있다. CA와  $H_2O_2$  조합을 이용하여 구리 산화물을 제거하였을 경우 면저항이 약 8% 증가하였고, CA 용액으로 구리 산화물을 제거하였을 경우에는 면저항이 약 2% 가량 감소하였다. 이는 두 표면 전처리 용액의 구리 식각 속도(etch rate) 차이에 의한 구리 박막 두께 감소와 표면 거칠기( $R_{rms}$ )의 증가가 기인한 것으로 판단된다.

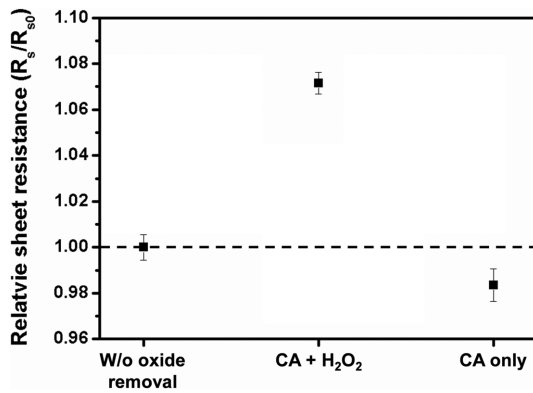


Fig. 1. Relative sheet resistance change before and after the surface pretreatment.

CA와  $H_2O_2$  조합 용액의 구리 식각 속도는 약 2 nm/min으로, 표면 전처리 후 구리 씨앗층의 표면 거칠기 ( $R_{rms}$ )가 1.8 nm에서 2.6 nm로 약 44% 증가하였다. 반면에 CA 용액의 경우 구리 식각 속도는 측정이 불가능할 정도로 낮았으며, 표면 거칠기 또한 1.8 nm에서 전처리 후 1.9 nm로 큰 변화가 없었다. 따라서 CA 용액은 구리 씨앗층의 손상을 일으키지 않고 불순물인 구리 산화물을 선택적으로 제거하기 때문에 면저항이 감소하는 것으로 판단된다. 두 용액 모두 구리 산화막 제거 후 부식 생성물에 의한 구리 표면의 뚜렷한 형상 및 색상변화는 관찰할 수 없었다. Fig. 2는 표면 전처리 후 구리 표면 FE-SEM 사진을 도시한 것으로, 표면 전처리 전후에 큰 변화가 없음을 확인할 수 있다. 하지만 식각에 상대적으로 취약한 결정립계(grain boundary)가 구리 식각량이 높은 CA와  $H_2O_2$  조합의 용액 표면 전처리에서 조금 더 뚜렷이 나타났다.

표면 전처리를 통해 구리 산화물을 제거한 후, 구리 전해/무전해 전착을 시도 하였다. 표면 전처리 효과는 후속 구리 전해/무전해 전착의 극 초기에 크게 나타나므로, 일반적인 표면 형상 관찰로는 그 영향을 파악하기 어렵다. 따라서 구리 씨앗층의 영향을 배제하고 전착된 구리 박막의 성질만을 선택적으로 고찰하기 위하여 Fig. 3와 같이 4-point probe의 측정 원리에 기반을 두고 구리 씨앗층의 저항과 전착된 구리 박막의 저항이 병렬관계로 연결되어 있음을 가정하고 두 박막의 면저항을 분리하였다.<sup>8)</sup> 면저항 분리 시 사용된 관계식은 다음과 같다.

$$R_{total} = (R_1 R_2) / (R_1 + R_2) = 1 / ((1/R_1) + (1/R_2)) \quad (1)$$

여기서  $R_{total}$ 은 4-point probe를 통해 측정된 전체 면저항이며,  $R_1$ 은 구리 씨앗층의 면저항,  $R_2$ 는 구리 전해/무전해 전착을 통해 형성된 구리 박막의 면저항이다.

Fig. 4a는 식 (1)을 통해 무전해 전착으로 형성된 구리 박막의 면저항 변화를 전착 시간에 따라 나타낸 것이다. 무전해 전착 속도는 약 20 nm/min이며, 전체

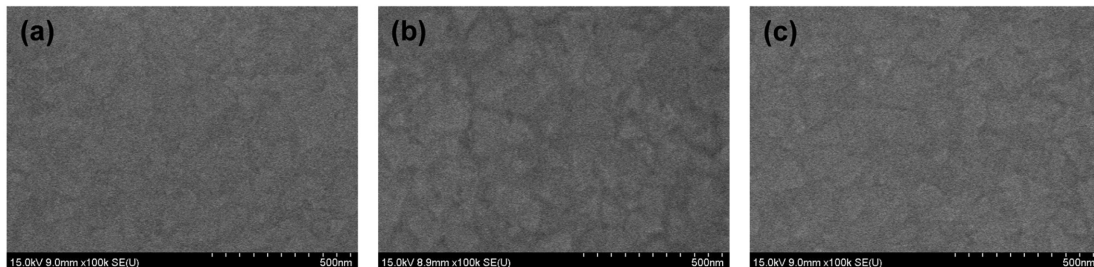


Fig. 2. FE-SEM images of Cu surfaces (a) before and after the pretreatment with (b) CA +  $H_2O_2$  and (c) CA only.

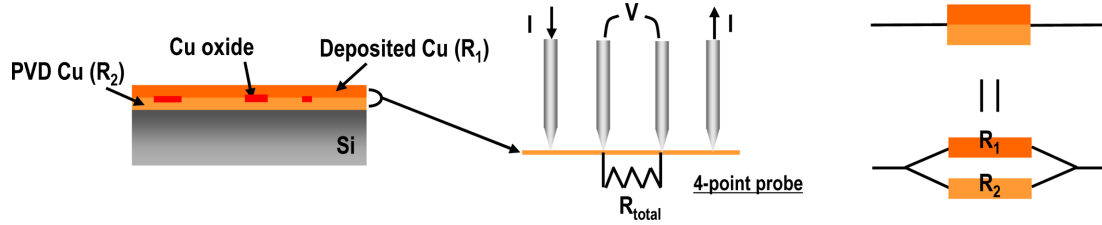


Fig. 3. Schematic diagram of electro-electrolessly deposited Cu film on Cu seed layer and its electrical connection.

적으로 전착 시간이 증가함에 따라 전착된 구리 박막의 두께가 두꺼워져 면저항이 감소함을 확인할 수 있다. 전착 초기(1분)에는 구리 산화물을 제거하지 않은 기판에서 가장 높은 면저항을 나타냈으며, 그 다음 CA와  $H_2O_2$  조합, CA용액 순으로 면저항이 감소하였다. 이는 초기 구리 산화막의 존재가 전착 초기에 부정적인 영향을 미친다는 것을 나타낸다. 전착된 구리 박막의 비저항을 계산한 결과는 Fig. 4b에 나타내었다. 전착 초기의 경우, 구리 산화물을 제거하지 않은 경우의 비저항이 약  $14 (\pm 4) \mu\Omega\text{-cm}$ 로 가장 높았으며, CA 용액으로 구리 산화물을 제거한 경우에는 약  $6 (\pm 1) \mu\Omega\text{-cm}$ 로 가장 낮게 나타났다. 이는 표면에 불균일하게 존재하는 구리 산화물이 초기에 구리의 전착이 균일하게 일어나는 것을 방해하기 때문으로, 결과적으로 균일하지 못한 박막을 형성하기 때문으로 추측된다. CA와  $H_2O_2$  조합의 경우 비저항이 CA 용액의 경우보다 조금 더 높게 나타남을 확인할 수 있는데, 이는 앞서 언급한 구리 식각 속도의 차이가 하나의 원인일 것으로 판단된다. CA와  $H_2O_2$  조합에서는  $H_2O_2$ 가 지속적으로 구리를 산화시키며, 동시에 CA가 산화된 구리와 착물을 형성해 표면에서 구리 산화물을 제거한다.<sup>9)</sup> 따라서 초기 공기 중 노출로 인해 형성된 구리 자연 산화물만 제거하는 것이 아니라 산화되지 않은 표면도  $H_2O_2$ 의 산화작용을 통해 제거되기 때문에 구리 식각 속도가 높고, 이에 따라 표면 거칠기가 증가한다. 이러한 표면 형상을 따라 박막이 형성되면, 형성된 박막의 표면 거칠기도 증가하기 때문에 결과적으로 비저항이 다소 높게 나타난다. 반면 CA 용액의 경우, 구리의 산화제인  $H_2O_2$ 를 포함하고 있지 않기 때문에 기존에 공기 중 노출로 인해 형성된 구리 자연 산화물만 선택적으로 제거함으로써 낮은 표면 거칠기를 가지는 표면을 얻을 수 있으며, 후속 무전해 전착에서도 비저항이 낮은 박막을 형성할 수 있다.

구리 전해 전착에서도 비슷한 결과를 얻을 수 있었다. Fig. 5에는 20 nm 두께의 구리 박막을 전해 전착을 통해 형성하였을 경우 전착된 박막의 비저항을 나타내었다. 구리 무전해 전착의 결과와 같이 구리 산화물을 제거하지 않은 경우에 가장 높은 비저항을 나타

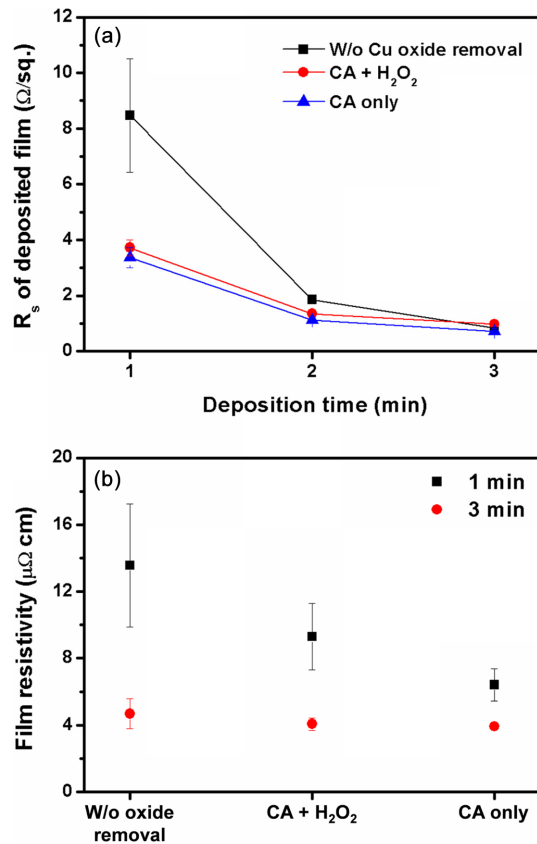


Fig. 4. (a) Sheet resistance and (b) film resistivity changes of electrolessly deposited Cu films according to the deposition time.

냈으며, 구리 산화막을 제거한 경우에는 상대적으로 낮은 비저항을 얻을 수 있었다. 구리 전해 전착에서는 구리 이온의 균일한 환원도 중요하지만, 유기 첨가제의 균일한 흡착도 균일한 박막을 얻는 데에 필수적이다. 표면에 구리 산화물이 존재할 경우, 유기 첨가제의 흡착이 불균일하게 이루어지며 결국 이후 전착에서 불균일한 박막을 형성할 수 있다.<sup>10)</sup> 전해 전착에서도 구리 산화물만 선택적으로 제거할 수 있는 CA 용액을 이용하였을 경우에 가장 낮은 비저항값을 가진

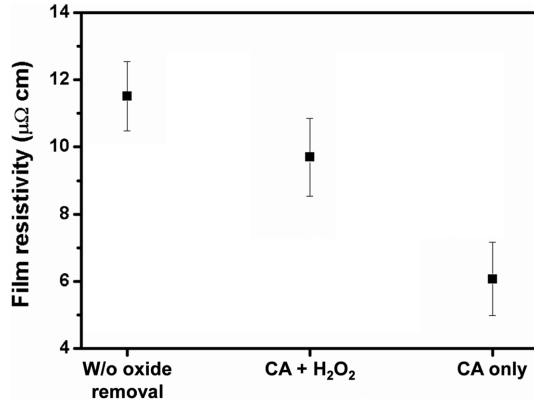


Fig. 5. Film resistivity changes of electrodeposited Cu films on Cu seed layers pretreated with different solution.

구리 박막을 얻을 수 있었다.

구리 산화물 제거 이후 형성된 구리 박막의 형상을 파악하기 위하여 AFM을 통해 표면 거칠기를 조사하였다. Fig. 6는 구리 무전해 전착 후 표면을 나타낸 것이다. 표면 거칠기는 CA와 H<sub>2</sub>O<sub>2</sub> 조합을 이용한 경우에 가장 높게 나타났다. 이는 앞서 언급된 바와 같이 CA와 H<sub>2</sub>O<sub>2</sub> 조합의 높은 구리 식각 속도로 인해 기관의 표면 거칠기가 가장 크게 증가했기 때문으로 생각되며, 결국 전착된 박막의 표면 거칠기도 증가한 것이다. 반면 CA 용액만을 이용한 경우에는 가장 낮은 표면 거칠기를 나타내는 것을 알 수 있다. Fig. 7는 구리 전해전착 후 표면 변화를 나타낸 것으로 무전해 전착 결과와 동일하게 CA와 H<sub>2</sub>O<sub>2</sub> 조합을 이용하였을 경우 가장 높은 표면 거칠기를 가지는 것을

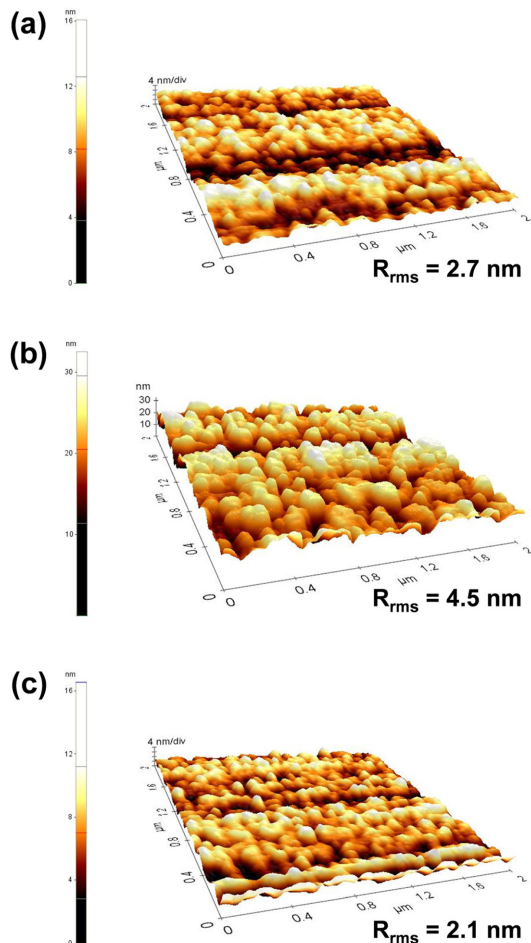


Fig. 6. Surface morphologies of electrodeposited Cu films with different pretreatment, (a) without oxide removal, (b) CA + H<sub>2</sub>O<sub>2</sub>, and (c) CA only.

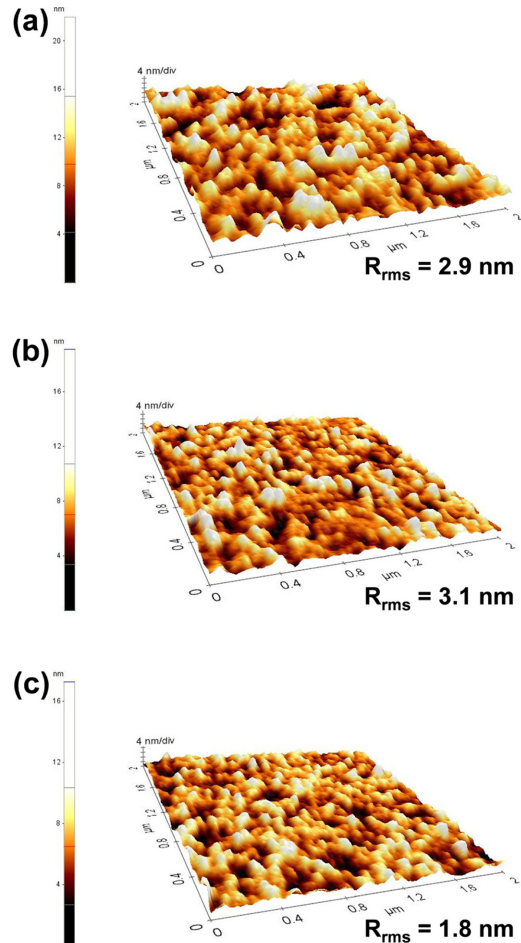


Fig. 7. Surface morphologies of electrodeposited Cu films with different pretreatment, (a) without oxide removal, (b) CA + H<sub>2</sub>O<sub>2</sub>, and (c) CA only.

확인할 수 있었고, CA 용액의 경우에 가장 낮은 표면 거칠기를 나타내었다. 여기서 주목해야 할 점은 측정된 비저항의 값이 표면 거칠기에만 영향을 받는 것이 아니라는 것이다. 표면 거칠기에만 비저항이 영향을 받는 경우라면, 무전해 전착, 전해 전착 두 경우 모두 CA와  $H_2O_2$ 의 조합을 사용하였을 경우에 가장 높은 비저항을 나타내어야 하는데, 구리 산화물을 제거하지 않은 경우에 더 높은 값을 나타냈다. 이는 구리 산화물이 전착 중에 기판과 전착되는 박막 사이에 남아있거나, 구리 산화물로 인하여 박막 전착 중에 결함(defect)이 생기기 때문으로 사료된다. 따라서 구리 산화물의 제거는 이후 구리 박막 전착에 필수적이라고 할 수 있다.

#### 4. 결 론

본 연구에서는 구리 CMP 공정에서 사용되는 식각 용액을 이용하여 자연 구리 산화물을 제거하고, 이에 따른 후속 구리 전착에 미치는 영향을 연구하였다. 표면 구리 산화물의 존재는 후속 전착에 부정적인 영향을 미침을 확인하였고, 구리 산화물의 제거는 CA 용액이 가장 효과적인 것으로 나타났다.

#### 감사의 글

본 연구는 2016년도 숭실대학교 교내연구비 지원에 의한 연구입니다.

#### 참고문헌

1. "The National Technology Roadmap for Semiconductors", 11, 1997 Edition, Semiconductor Industry Association, Washington D.C., USA (1997).
2. S.-K. Kim, M. C. Kang, H.-C. Koo, S. K. Cho, J. J. Kim, and J.-K. Yeo, 'Cu Metallization for Giga Level Devices Using Electrodeposition' *J. Korean Electrochem. Soc.*, **10**, 94 (2007).
3. T. Lim, K. J. Park, M. J. Kim, H.-C. Koo, and J. J. Kim, 'Real-Time Observation of Cu Electroless Deposition Using OCP Measurement Assisted by QCM' *J. Electrochem. Soc.*, **159**, D724 (2012).
4. T. Lim, K. J. Park, M. J. Kim, H.-C. Koo, K. H. Kim, S. Choe, and J. J. Kim, 'Real-Time Observation of Cu Electroless Deposition: Synergetic Suppression Effect of 2,2'-dipyridyl and 3-N,N'-Dimethylaminodithiocarbamoyl-1-propanesulfonic Acid' *J. Electrochem. Soc.*, **161**, D135 (2014).
5. International Technology Roadmap for Semiconductors Reports 2.0 More Moore, 32, 2015 Edition, International Technology Roadmap for Semiconductors (2015).
6. V. R. K. Gorantla, K. A. Assiongbon, S. V. Babu, and D. Roy, 'Citric Acid as a Complexing Agent in CMP of Cu - Investigation of Surface Reactions Using Impedance Spectroscopy' *J. Electrochem. Soc.*, **152**, G404 (2005).
7. A. F. Mayadas and M. Shatzkes, 'Electrical-Resistivity Model for Polycrystalline Films: the Case of Arbitrary Reflection at External Surfaces' *Phys. Rev. B*, **1**, 1382 (1970).
8. F. M. Smits, 'Measurement of Sheet Resistivities with the Four-Point Probe' *Bell Labs Techn. J.*, **37**, 711 (1958).
9. J.-C. Chen and W.-T. Tsai, 'Effects of Hydrogen Peroxide and Alumina on Surface Characteristics of Copper Chemical-Mechanical Polishing in Citric Acid Slurries' *Mater. Chem. Phys.*, **87**, 387 (2004).
10. M. J. Kim and J. J. Kim, 'Electrodeposition for the Fabrication of Copper Interconnection in Semiconductor Devices' *Korean Chem. Eng. Res.*, **52**, 26 (2014).